

⑨ 日本国特許庁(JP)

⑩ 特許出願公開

⑫ 公開特許公報(A) 平2-46045

⑬ Int. Cl.⁵

H 04 L 27/22
H 03 L 7/093

識別記号

B

庁内整理番号

8228-5K

⑭ 公開 平成2年(1990)2月15日

8731-5J H 03 L 7/08

E

審査請求 未請求 請求項の数 3 (全6頁)

⑮ 発明の名称 位相同期回路

⑯ 特 願 昭63-196137

⑰ 出 願 昭63(1988)8月8日

⑱ 発 明 者 高 橋 英 博 神奈川県川崎市幸区小向東芝町1番地 株式会社東芝小向工場内

⑲ 出 願 人 株 式 会 社 東 芝 神奈川県川崎市幸区堀川町72番地

⑳ 代 理 人 弁 理 士 鈴 江 武 彦 外2名

明 細 書

1. 発明の名称

位相同期回路

2. 特許請求の範囲

(1) 基準信号を発生し当該基準信号の周波数を制御入力端からの制御電圧に応じて変化させる電圧制御発振器と、前記基準信号と入力信号との位相を比較しその位相差を検出する位相比較器と、この位相比較器の出力信号から制御信号に応じて決定される帯域の信号のみを抽出した後、電圧信号に変換して前記可変周波数発振器の制御入力端に導出する帯域可変ループフィルタと、前記入力信号及び基準信号を入力し両者を相対的に比較して入力信号に発生する位相雑音の強度を検出し、この強度に基づいて前記帯域可変ループフィルタの帯域を制御する制御信号を生成して当該フィルタに供給する位相雑音検出器とを具備し、前記位相雑音の強度が高いとき前記可変帯域ループフィルタの帯域を広くし位相雑音の強度が低いとき前記可変帯域ループフィルタの帯域を狭くするように

したことを特徴とする位相同期回路。

(2) 前記位相雑音検出器は、入力信号の振幅成分を検出する振幅検出器と、前記電圧制御発振器から出力される基準信号と前記入力信号とを位相比較してその位相差を検出する位相比較器と、前記振幅検出器の検出信号を入力し、振幅の絶対値の最大値と最小値の差を検出することにより振幅の分散の程度を検出する振幅分散検出器と、前記位相比較器から出力される位相差信号を入力し、位相差の最大値と最小値の差を検出することにより位相差の分散の程度を検出する位相差分散検出器と、前記振幅分散検出器及び位相差分散検出器の各出力を入力して両者の差成分を検出する比較回路とを備え、この差成分を前記制御信号として前記ループフィルタに送り、該ループフィルタの帯域を制御するようにしたことを特徴とする請求項(1)記載の位相同期回路。

(3) 基準信号を発生し当該基準信号の周波数を制御入力端からの制御電圧に応じて変化させる電圧制御発振器と、前記基準信号と P S K 伝送データ

信号との位相を比較しその位相差を検出する位相比較器と、この位相比較器の出力信号から制御信号に応じて決定される帯域の信号のみを抽出した後、電圧信号に変換して前記可変周波数発振器の制御入力端に導出する帯域可変ループフィルタと、前記基準信号及びP S K伝送データ信号を入力し両信号から符号判定を行なってP S K伝送データ列を検出する符号検出器と、この符号検出器で得られたデータ列を入力し、このデータ列のユニークワードが持つ符号パターンの変化をみることによってユニークワードを検出し、検出されないときサイクルスリップがあると判断して検出信号を出力するサイクルスリップ検出器と、このサイクルスリップ検出器の検出信号に基づいてサイクルスリップ発生頻度を測定し、ループ帯域を広げるかまたは狭めるかして、サイクルスリップ頻度が減少するように前記ループフィルタに帯域制御信号を送る帯域制御回路とを具備する位相同期回路。

比較して相対的に強い位相雑音が発生しやすいため、P S K復調用キャリア再生回路に用いる位相同期回路ではループ時定数をあまり狭帯域にすることができない。すなわち、ループ時定数を狭帯域にしすぎると伝送系の位相雑音に追従しきれなくなる。例えば、Q P S K (90°ずつ位相のずれた4相伝送)、B P S K (180°ずつ位相のずれた2相伝送)等においては本来の位相情報がずれて、他の位相情報となってデータが変化するというサイクルスリップが発生してしまい、また誤り率特性が劣化するという問題も生じてしまう。逆にループ時定数の帯域特性を広くすると、伝送中の熱雑音を除去できなくなり、位相ジッタを生じて高純度のキャリア再生信号が得られなくなる。

以上のことから、従来のP S K復調用キャリア再生回路では、同期位相回路のループ時定数の帯域特性を、伝送中の位相雑音及び熱雑音の両者を考慮し、その妥協点で設定しなければならず、その調整が非常に困難であった。

3. 発明の詳細な説明

〔発明の目的〕

（産業上の利用分野）

この発明はP S K (フェーズ・シフト・キーイング：位相偏移変調)復調用キャリア再生回路に用いられる位相同期回路に関する。

（従来の技術）

周知のように、キャリア再生回路に用いられる位相同期回路のループ時定数は、周波数引込み範囲に関してのみ考慮すればよく、一旦周波数引込みが完了した後はキャリア周波数の変動に追従できる程度に狭帯域な特性が望ましい。一般に、キャリア周波数変動は送受点あるいは中継点の位置変動がよほど速くない限り水晶発振器の変動程度と極めて小さい。したがって、通常のキャリア再生回路用の位相同期回路ではループ時定数をハードウェアが実現可能な範囲で狭帯域に設定している。

しかしながら、近年実用化されつつある低ビットレートのP S K方式伝送では、ビットレートに

（発明が解決しようとする課題）

以上述べたように従来のP S K復調用キャリア再生回路に用いられる位相同期回路では、ループ時定数の帯域特性を伝送中の位相雑音及び熱雑音の両者を考慮して設定しなければならず、その調整が非常に困難であった。

この発明は上記課題を解決するためになされたもので、伝送中の位相雑音及び熱雑音に影響されず、サイクルスリップが少なくかつ誤り率特性が良好な位相同期信号を生成することができ、特にP S K復調用キャリア再生回路に用いて好適な位相同期回路を提供することを目的とする。

〔発明の構成〕

（課題を解決するための手段）

上記目的を達成するためにこの発明に係る第1の位相同期回路は、基準信号を発生し当該基準信号の周波数を制御入力端からの制御電圧に応じて変化させる電圧制御発振器と、前記基準信号と入力信号との位相を比較しその位相差を検出する位相比較器と、この位相比較器の出力信号から制

御信号に応じて決定される帯域の信号のみを抽出した後、電圧信号に変換して前記可変周波数発振器の制御入力端に導出する帯域可変ループフィルタと、前記入力信号及び基準信号を入力し両者を相対的に比較して入力信号に発生する位相雑音の強度を検出し、この強度に基づいて前記帯域可変ループフィルタの帯域を制御する制御信号を生成して当該フィルタに供給する位相雑音検出器とを具備し、前記位相雑音の強度が高いとき前記可変帯域ループフィルタの帯域を広くし位相雑音の強度が低いとき前記可変帯域ループフィルタの帯域を狭くするようにしたことを特徴とする。

また、この発明に係る第2の位相同期回路は、基準信号を発生し当該基準信号の周波数を制御入力端からの制御電圧に応じて変化させる電圧制御発振器と、前記基準信号とP S K伝送データ信号との位相を比較しその位相差を検出する位相比較器と、この位相比較器の出力信号から制御信号に応じて決定される帯域の信号のみを抽出した後、電圧信号に変換して前記可変周波数発振器の制御

発生する位相雑音の強度を検出し、この強度に基づいて前記帯域可変ループフィルタの帯域を制御する。

この構成によれば、位相雑音の強度が高いときループフィルタの帯域を広くし、位相雑音の強度が低いときループフィルタの帯域を狭くすることができるので、再生信号を入力信号位相に高速追従させることができ、これによってビット誤り率、サイクルスリップ発生頻度を低減させることができ、また位相雑音が弱いときにはループフィルタを狭帯域に制御することにより、入力信号の熱雑音成分を狭帯域のループフィルタで阻止することができ、これによって常に位相ジッタの少ない高純度のスペクトラムを持つ再生信号を得ることができる。

上記構成による第2の位相同期回路では、電圧制御発振器、位相比較器及びループフィルタからなる通常のPLL回路に対し、前記ループフィルタを帯域可変とし、符号検出器によって基準信号及びP S K伝送データ信号から符号判定を行な

入力端に導出する帯域可変ループフィルタと、前記基準信号及びP S K伝送データ信号を入力し両信号から符号判定を行なってP S K伝送データ列を検出する符号検出器と、この符号検出器で得られたデータ列を入力し、このデータ列のユニークワードが持つ符号パターンの変化をみることによってユニークワードを検出し、検出されないときサイクルスリップがあると判断して検出信号を出力するサイクルスリップ検出器と、このサイクルスリップ検出器の検出信号に基づいてサイクルスリップ発生頻度を測定し、ループ帯域を広げるかまたは狭めるかして、サイクルスリップ頻度が減少するように前記ループフィルタに帯域制御信号を送る帯域制御回路とを具備して構成される。

(作用)

上記構成による第1の位相同期回路では、電圧制御発振器、位相比較器及びループフィルタからなる通常のPLL回路に対し、前記ループフィルタを帯域可変とし、位相雑音検出器により入力信号及び基準信号を相対的に比較して入力信号に

ってP S K伝送データ列を検出し、サイクルスリップ検出器でデータ列のユニークワードが持つ符号パターンの変化をみてユニークワードを検出し、検出されないときサイクルスリップがあると判断して検出信号を発生し、帯域制御回路で検出信号からサイクルスリップ発生頻度を測定し、ループ帯域を広げるかまたは狭めるかして、サイクルスリップ頻度が減少するように前記ループフィルタの帯域を制御する。

この構成によれば、位相雑音の強度にかかわらず、直接サイクルスリップ発生を検出してその発生頻度が減少するようにループ帯域を繰返し制御することができ、サイクルスリップ発生頻度を最小にすることができ、これに伴ってビット誤り率を最小にすることができる。

(実施例)

以下、図面を参照してこの発明の一実施例を説明する。

第1図はその構成を示すもので、入力信号はP S K変調波である。この入力信号は2分配され、

一方は位相比較器11、ループフィルタ12、VCO（電圧制御発振）回路13で構成される一般的なキャリア再生PLL（位相同期ループ）回路に導かれ、他方は位相雑音検出器14に導かれる。但し、ここで用いるループフィルタ12は帯域を決定する時定数を調整できるようになっている。

上記PLL回路は、位相比較器11で入力信号とVCO回路13からの局部発振信号とを位相比較して位相差を求め、この位相差信号をループフィルタ12で電圧信号に変換し、この電圧信号でVCO回路13の発振周波数を制御するものである。VCO回路13の発振周波数信号はキャリア再生信号として出力され、同時に位相雑音検出器14に送られる。この位相雑音検出器14は入力信号及びキャリア再生信号から相対的な位相雑音強度を求め、この位相雑音強度に応じて上記ループフィルタ12の帯域を制御するものである。このループフィルタ12の帯域は位相雑音が強いときには広帯域に、位相雑音が弱いときには狭帯域に制御される。

上記位相雑音検出器14の具体的な構成を第2図

に示して説明する。

まず、入力信号（PSK変調波）は2分配され、一方は振幅検出器141に、他方は位相比較器142に送られる。振幅検出器141は入力信号の振幅成分を検出するもので、位相比較器142はVCO回路13からのキャリア再生信号を基準信号として入力し、この基準信号と入力信号とを位相比較してその位相差を検出するものである。これらの検出は伝送系が帯域制限されている場合には符号判定タイミングでのサンプリングによって行われる。尚、位相比較器142は第1図に示したPLL回路の位相比較器11と兼用してもよい。

上記振幅検出器141及び位相比較器142の各出力はそれぞれ分散検出器143、144に入力される。これら分散検出回路143、144は例えばピークホールド回路で構成され、振幅の絶対値の最大値と最小値の差、位相差の最大値と最小値の差をそれぞれ検出することにより、振幅、位相差の分散の程度を検出するものである。各分散検出回路143、144の検出出力は比較回路145に入力され、ここ

で両入力の差成分が検出される。この差成分の信号は上記位相雑音強度信号としてループフィルタ12に送られる。すなわち、ループフィルタ12は比較回路145の差成分がなくなるように帯域を制限することになる。

ここで、例えばQPSK復調信号をベクトル表示でみると、伝送系に熱雑音のみが存在する場合は第3図（a）のように表示され、熱雑音及び位相雑音が混在する場合は第3図（b）のように表示される。同図から明らかなように、復調信号の絶対値（振幅成分）の分散と位相成分の分散とが同程度であれば位相雑音がなく、位相成分の分散の方が大きければ位相雑音があることがわかる。

そこで、上記位相雑音検出器14では、振幅検出器141及び位相比較器142の各出力からそれぞれ分散検出回路143、144で分散の程度を検出し、比較回路145で各分散の程度を比較する。これによって位相雑音の有無及び大小を検出できるので、この比較結果を位相雑音強度としてループフィルタ12に送り、その帯域を制御している。

したがって、上記構成によるPSK復調用キャリア再生回路の位相同期回路は、位相雑音の強度に応じてループフィルタ12の帯域特性を制御し、位相雑音が強いときにはループフィルタ12を広帯域に制御しておくので、キャリア再生信号を入力信号位相に高速追従させることができ、これによってビット誤り率、サイクルスリップ発生頻度を低減させることができる。また、位相雑音が弱いときにはループフィルタ12を狭帯域に制御しておくので、入力信号の熱雑音成分を狭帯域のループフィルタ12で阻止することができ、これによって常に位相ジャッタの少ない高純度のスペクトラムを持つキャリア再生信号を得ることができる。

尚、上記実施例において、復調動作全体をデジタル演算によって行なうようにすれば、分散検出、比較、ループ帯域制御を極めて簡単に行なうことができる。

第4図にこの発明に係る他の実施例を示す。但し、第4図において第1図と同一部分には同一符号を付して示す。

第4図に示すPSK復調キャリア再生回路の位相同期回路では、PSK変調波なる入力信号を2分配し、一方を位相比較器11、ループフィルタ12及びVCO回路13からなる第1図と同様のキャリア再生PLL回路に入力し、他方をキャリア再生PLL回路で得られるキャリア再生信号と共に符号検出器15に入力する。この符号検出器15は両信号から符号判定を行なってPSK伝送データ列を検出するもので、このデータ列はサイクルスリップ検出器18に送られる。

ここで、PSK伝送データ列は第5図に示すように各データの前にユニークワードUWを付加して構成される。このユニークワードUWは一定符号パターンの情報で、この符号パターンはサイクルスリップがあると変化することになる。サイクルスリップ検出器18は入力データ列のユニークワードUWが持つ符号パターンの変化をみることによってユニークワードUWを検出し、検出されないときサイクルスリップがあると判断して帯域制御回路17に検出信号を出力するものである。

[発明の効果]

以上述べたようにこの発明によれば、伝送中の位相雑音及び熱雑音に影響されず、サイクルスリップが少なくかつ誤り率特性が良好な位相同期信号を生成することができ、特にPSK復調用キャリア再生回路に用いて好適な位相同期回路を提供することができる。

4. 図面の簡単な説明

第1図はこの発明に係る位相同期回路の一実施例を示すブロック回路図、第2図は同実施例の位相雑音強度検出器の構成を示すブロック回路図、第3図は第2図の位相雑音強度検出手段を説明するための特性図、第4図はこの発明に係る他の実施例を示すブロック回路図、第5図は第4図の回路で利用するPSKデータ列の構成を示すパターン図である。

11…位相比較器、12…ループフィルタ、13…VCO回路、14…位相雑音検出器、141…振幅検出器、142…位相比較器、143、144…分散器、145…比較回路、15…符号検出器、18…サイクル

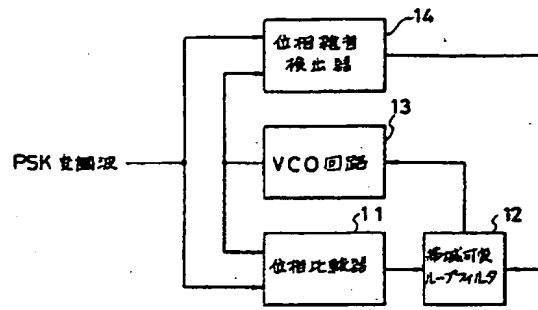
帯域制御回路17は次のアルゴリズムによりループフィルタ12を道じてPLL回路のループ帯域を制御する。

- (1) サイクルスリップ発生頻度を測定し、記憶する。
- (2) ループ帯域を広げるかまたは狭めるかして、サイクルスリップ頻度が減少するようにループ帯域を制御する。
- (3) 新しいサイクルスリップ頻度を測定し、かねて記憶した頻度と比較する。
- (4) 新しい頻度が改善されている（少なくなっている）ならば、新しい頻度を記憶して(2)に戻る。改善されていないければ、ループ帯域を当初よりも狭めてまたは広げて(3)に戻る。

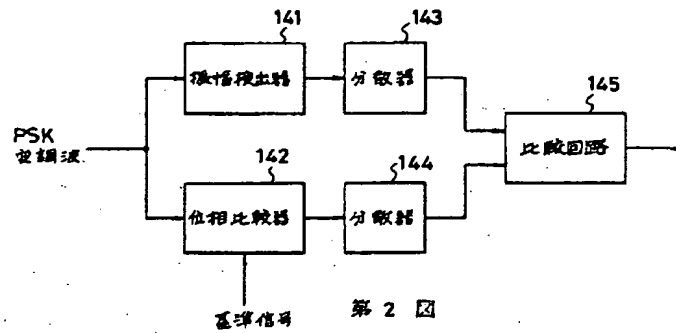
以上の回路構成によれば、位相雑音の強度にかかわらず、直接サイクルスリップ発生を検出してその発生頻度が減少するようにループ帯域を繰返し制御するので、サイクルスリップ発生頻度を最小にすることができ、これに伴ってビット誤り率を最小にすることができる。

スリップ検出器、17…帯域制御回路。

出願人代理人 弁理士 鈴 江 武 彦

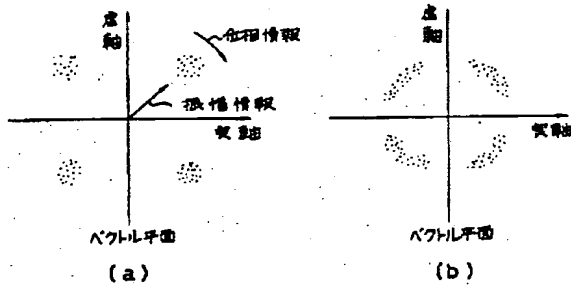


第 1 図

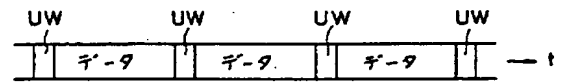


基準信号

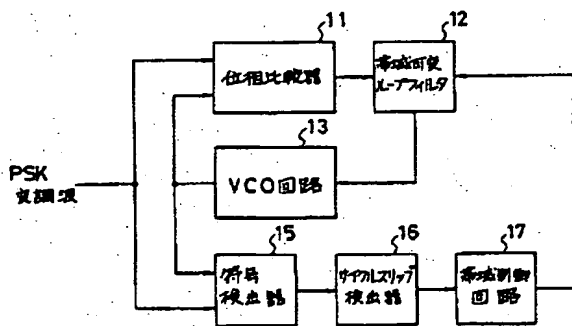
第 2 図



第 3 図



第 5 図



第 4 図